

## **Ошибки и особенности микроконтроллеров K1986BK01x**

### **Статус документа**

Этот документ НЕ является КОНФИДЕНЦИАЛЬНЫМ

### **Адрес в сети Интернет**

<http://www.milandr.ru>

### **Обратная связь по продукту**

Если Вы имеете какие-либо комментарии или предложения по данному продукту, свяжитесь с Вашим поставщиком, указав:

- название продукта;
- комментарии либо краткое описание Ваших предложений;
- предпочтительный способ контакта с Вами (электронная почта, телефон).

Мы обязательно свяжемся с Вами для более детального обсуждения.

### **Обратная связь по этому документу**

Если Вы имеете какие-либо комментарии или предложения по данному документу, пожалуйста, пришлите их на электронную почту [support@milandr.ru](mailto:support@milandr.ru) указав:

- название документа;
- номер документа;
- номер страницы;
- комментарии либо краткое описание Ваших предложений;
- предпочтительный способ контакта с Вами (электронная почта, телефон).

Мы обязательно свяжемся с Вами для более детального обсуждения.

## Оглавление

Обзор .....	4
Категории ошибок.....	4
Контроль изменений .....	5
Сводная таблица ошибок.....	6
Ошибки категории 1.....	8
Ошибки категории 2.....	8
2001 Время фронтов выходных сигналов блоков HRPWM существенно больше требуемого .....	8
2002 Некорректная работа блоков HRPWM на частоте более 150 МГц.....	9
2003 Повышенное потребление батарейного домена .....	10
2004 Наличие сквозного тока с питания VDD3p3_BKP на VDD3p3_IO при подключении VDD3p3_IO к земле .....	11
2005 Нестабильность работы встроенного регулятора LLDO.....	12
2006 Повышенное выходное сопротивление блоков DACx.....	13
2007 Повышенное выходное сопротивление блоков HRPWMx .....	14
Ошибки категории 3.....	15
3001 Ошибка чтения бита CMP_CLREN регистра COMP_CNTR .....	15
3002 Отсутствие теневого регистра блока HRPWM.....	16
3003 Встроенная подтяжка вывода RESET.....	17
3004 В режимах UART0+JA и UART0+JB в сообщении об ошибке не отправляется символ типа ошибки.....	18
3005 Загрузчик отключает интерфейс JTAG_V при выборе параллельной организации ECC для режима EXTBUS_CFG+JB .....	19
3006 Некорректная логика настройки функций DACx_SYNC .....	20

## Обзор

Этот документ описывает ошибки в продукте с указанием категории критичности. Каждое описание содержит:

- уникальный идентификатор ошибки;
- текущий статус ошибки;
- описания проявления отклонения от спецификации;
- условия, при которых возникает ошибка;
- последствия возникновения ошибки в типичных применениях;
- ограничения, рекомендации и способы обхода ошибки.

## Категории ошибок

Возможные ошибки разделены на три уровня критичности:

### Категория 1.

Ошибочное поведение, которое невозможно обойти, и которое серьезно ограничивает использование продукта во всех или в большинстве приложений. Это делает устройство непригодным для использования.

### Категория 2.

Ошибочное поведение, которое противоречит требуемому поведению. Это может ограничивать или сильно ухудшать целевое использование указанных функций, но не делает продукт непригодным для использования во всех или в большинстве приложений.

### Категория 3.

Ошибочное поведение, которое не было изначально определено. Оно не должно вызывать никаких проблем в приложениях при соблюдении рекомендаций.

**Контроль изменений**

Дата	Страница	Статус	ID	Категория	Описание
31.12.18					Документ создан
29.05.20					Внесены результаты верификации второй ревизии
19.06.20					Внесены ошибки 2008, 3004, 3005 и результаты их верификации во второй ревизии
18.08.20					Внесены ошибки 3007, 3008
21.10.20					Ошибка 3008 перенесена в категорию 2 (2011). Внесены ошибки 2012, 2013
01.12.20					Описания ошибок REV1.0 перенесены в документ "Errata_MLDR124"
03.03.21					Внесены ошибки 3004, 3005
12.04.21					Внесены результаты верификации REV1.1
18.05.21					Внесена ошибка 3006

## Сводная таблица ошибок

В таблице указывается, в каких версиях продукта присутствует ошибка, символом “X” указывает, что ошибка есть. Символ “+” указывает, что ошибка видоизменилась, и подробнее описана под другим номером. Символ “?” указывает, что ошибка еще исследуется, возможно изменение статуса.

ID	Категория	Описание	Дата выпуска				
			REV1.0 (1937)	REV1.1 (2116)			
2001	2	Время фронтов выходных сигналов блоков HRPWM существенно больше требуемого	?	?			
2002	2	Некорректная работа блоков HRPWM на частоте более 150 МГц	?	?			
2003	2	Повышенное потребление батарейного домена	X				
2004	2	Наличие сквозного тока с питания VDD3p3_BKP на VDD3p3_IO при подключении VDD3p3_IO к земле	X				
2005	2	Нестабильность работы встроенного регулятора LLDO	X	X			
2006	2	Повышенное выходное сопротивление блоков DACx	X				
2007	2	Повышенное выходное сопротивление блоков HRPWMx	X				
3001	3	Ошибка чтения бита CMP_CLREN регистра COMP_CNTR	?	?			
3002	3	Отсутствие теневого регистра блока HRPWM	?	?			
3003	3	Встроенная подтяжка вывода RESETn	X				

3004	3	В режимах UART0+JA и UART0+JB в сообщении об ошибке не отправляется символ типа ошибки	X	X			
3005	3	Загрузчик отключает интерфейс JTAG_V при выборе параллельной организации ECC для режима EXTBUS_CFG+JB	X	X			
3006	3	Некорректная логика настройки функций DACx_SYNC	X	X			

## **Ошибки категории 1**

## **Ошибки категории 2**

### ***2001 Время фронтов выходных сигналов блоков HRPWM существенно больше требуемого***

#### **Статус**

Проводятся исследования

#### **Описание**

На осциллограмме видно, что время фронта выходного сигнала блока HRPWM составляет около 10 мс.

#### **Условия и причина**

Причины и условия исследуются

#### **Последствия**

Исследуются

#### **Рекомендации и способы обхода**

Способы обхода не известны

## **2002 Некорректная работа блоков HRPWM на частоте более 150 МГц**

### **Статус**

Проводятся исследования.

### **Описание**

При работе блока HRPWM на частоте более 150 МГц наблюдаются “залипания” выходного сигнала в состоянии высокого потенциала.

### **Причины**

Проводятся исследования.

### **Последствия**

--

### **Рекомендации и способы обхода**

Работать с блоком HRPWM на частотах менее 150 МГц

## **2003 Повышенное потребление батарейного домена**

### **Статус**

Проводится коррекция

### **Описание**

Потребление батарейного источника питания ~4мА при отключении питания VDD3p3\_DCDC.

### **Причина**

1. Подключение сигналов CORE выводов PA[5], PA[6], расположенных в батарейном домене к питанию VDD3p3\_IO.
2. В преобразователе уровней сигнала PDM33 сигнал разрешения имеет питание VDD3p3\_BKP, в то время как сам преобразователь имеет питание VDD3p3. Утечка происходит через защитные диоды.

### **Последствия**

Высокий ток потребления, быстрая разрядка элементов питания

### **Рекомендации и способы обхода**

Способы обхода не известны

**2004 Наличие сквозного тока с питания VDD3p3\_BKP на VDD3p3\_IO при подключении VDD3p3\_IO к земле**

**Статус**

Проводится коррекция

**Описание**

При подключении питания VDD3p3\_IO на землю, питания VDD3p3\_BKP на 3,0-3,6 В между выводами возникает сквозной ток ~ 500 мА.

**Причина**

Подключение сигналов CORE выводов PA[5], PA[6], расположенных в батарейном домене к питанию VDD3p3\_IO.

**Последствия**

Высокий сквозной ток, быстрая разрядка элементов питания.

**Рекомендации и способы обхода**

При работе схемы от батарейного источника питания оставлять выводы VDD3p3\_IO неподключенными.

## **2005 Нестабильность работы встроенного регулятора LLDO**

### **Статус**

Проводится коррекция

### **Описание**

При максимальных частотах работы микропроцессора на выводе VDD1p2 может наблюдаться генерация питающего напряжения цифровой части 1.2В.

Для устойчивой работы LLDO регулятора наиболее оптимальным является значение тримминга 101 при VDD1p6 = 1.45 В, что создает достаточное удаление от зоны возбуждения при тримминге более 000 и VDD1p6 > 1.6 В, а также достаточное удаление от зоны насыщения при тримминге 111 и VDD1p6 = 1.35 В

### **Условия и причина**

Всегда

### **Последствия**

Ухудшение характеристик аналоговых блоков (АЦП)

### **Рекомендации и способы обхода**

В поле bg\_trimvdd1p6 регистра REG\_61\_PWR записать значение равное 5

## **2006 Повышенное выходное сопротивление блоков DACx**

### **Статус**

Проводятся коррекция.

### **Описание**

Выходное сопротивление DACx не должно превышать 50 Ом, однако реальное выходное сопротивление составляет ~3 кОм.

### **Условия и причина**

Всегда

### **Последствия**

Ухудшение характеристик DACx

### **Рекомендации и способы обхода**

Использовать высокоомные нагрузки (не менее 100 кОм)

## **2007 Повышенное выходное сопротивление блоков HRPWMx**

### **Статус**

Проводится коррекция

### **Описание**

Входное сопротивление HRPWMx не должно превышать 50 Ом, однако реальное выходное сопротивление составляет ~500 Ом

### **Условия и причина**

Всегда

### **Последствия**

Ухудшение характеристик HRPWMx

### **Рекомендации и способы обхода**

Использовать высокоомные нагрузки (не менее 12 кОм)

## Ошибки категории 3

### **3001 Ошибка чтения бита CMP\_CLREN регистра COMP\_CNTR**

#### **Статус**

Проводятся исследования

#### **Описание**

Бит CMP\_CLREN, регистр COMP\_CNTR, всегда считывается как «0», при этом при записи установка бита CMP\_CLREN происходит, так как после CMP\_CLREN = 1 флаг CMP\_RES\_IS2 при чтении регистра COMP\_EVENT сбрасывается.

#### **Условия**

Чтение бита CMP\_CLREN, регистра COMP\_CNTR блока компаратора.

#### **Последствия**

Невозможно определить процедурой чтения состояние бита CMP\_CLREN, регистра COMP\_CNTR блока компаратора.

#### **Рекомендации и способы обхода**

При чтении регистра на значение бита не полагаться. Если значение бита используется для последующего кода программы, осуществлять сохранение программно в ОЗУ микроконтроллера.

## **3002 Отсутствие теневого регистра блока HRPWM**

### **Статус**

Проводится коррекция

### **Описание**

Значение регистров сравнения CMPA, CMPB может быть записано либо напрямую, либо через дублирующее FIFO, параметры обновления основного регистра при этом задаются регистром CMPCTL. Значение регистра периода счета STRPRD доступно по шине APB в режиме прямого доступа или в режиме дублирования, в зависимости от бита PRDLD регистра STRCTL.

Значение регистра смещение блока ШИМ высокого разрешения HRPWM устанавливается без реализации механизма теневого регистра, что делает неудобным работу с блоком HRPWM в режиме автоматического обновления параметров ШИМ на границе периодов.

### **Условия и причина**

--

### **Последствия**

Невозможность работы блока HRPWM в режиме автоматического обновления регистра смещения.

### **Рекомендации и способы обхода**

Программное обновление регистра смещения блока HRPWM на границе периодов ШИМ, если это необходимо.

### **3003 Встроенная подтяжка вывода RESET**

#### **Статус**

Проводится коррекция

#### **Описание**

При включении питания на выводе RESETn подключена подтяжка (~50кОм) на землю.

#### **Условия и причина**

Всегда.

#### **Последствия**

При использовании высокоомных подтягивающих резисторов к питанию микроконтроллер может находиться в сбросе.

#### **Рекомендации и способы обхода**

В качестве внешней подтяжки использовать номиналы сопротивления не более 4,7кОм.

**3004 В режимах UART0+JA и UART0+JB в сообщении об ошибке не отправляется символ типа ошибки**

**Статус**

Проводится коррекция

**Описание**

В режимах UART0+JA и UART0+JB при возникновении ошибки UART-загрузчик должен отправить сообщение об ошибке, состоящее из двух символов: 0x45 ('E') и символ типа ошибки. В результате ошибки в загрузочной программе символ типа ошибки не передаётся.

**Условия и причина**

Всегда.

**Последствия**

При возникновении ошибки UART-загрузчик отправляет только символ 0x45 ('E').

**Рекомендации и способы обхода**

Учитывать при разработке.

## **3005 Загрузчик отключает интерфейс JTAG\_V при выборе параллельной организации ECC для режима EXTBUS\_CFG+JB**

### **Статус**

Проводится коррекция

### **Описание**

При выборе 32-разрядной шины данных (CFG0=3) с параллельной организацией ECC (CFG1=3) для режима EXTBUS\_CFG+JB (MODE[4:0] = 0\_0101) загрузочная программа ошибочно отключает интерфейс JTAG\_V.

### **Условия и причина**

Выбор 32-разрядной шины данных с параллельной организацией ECC для режима EXTBUS\_CFG+JB.

### **Последствия**

В режиме EXTBUS\_CFG+JB с использованием 32-разрядной шины данных и параллельной организацией ECC интерфейс отладки JTAG\_V не доступен.

### **Рекомендации и способы обхода**

Интерфейс JTAG\_V может быть включён в пользовательской программе путём сброса бита DISABLE\_JTAG в регистрах ВКР REG\_60\_TMRx.

## 3006 Некорректная логика настройки функций DACx\_SYNC

### Статус

Проводится коррекция

### Описание

При настройке выводов в функцию DACx\_SYNC ожидается, что на этот же вывод пользователем будет задаваться внешний сигнал синхронизации DAC. Однако, это справедливо только для выводов PC[14] и PC[27] (см. таблицу).

Для всех остальных выводов в столбце «Вывод сигнала DACxSYNC» настройка в функцию DACx\_SYNC производится через настройку функций выводов PC[14], PC[19], PC[23], PC[27], причем сами выходы сигнала DACx\_SYNC должны быть сконфигурированы как цифровой вход (FUNC\_0).

Таким образом, чтобы, например, настроить PC[30] в функцию DAC3\_SYNC, необходимо для PC[30] настроить функцию PORT (FUNC\_0) и для вывода PC[27] настроить функцию DACx\_SYNC\_en (FUNC\_3).

Вывод сигнала DACxSYNC	Вывод настройки сигнала внешней синхронизации DACx_SYNC_en			
	PC[14] + FUNC_14	PC[19] + FUNC_3	PC[23] + FUNC_3	PC[27] + FUNC_3
PA[19] + FUNC_0		DAC0_SYNC		
PA[20] + FUNC_0		DAC1_SYNC		
PA[21] + FUNC_0		DAC2_SYNC		
PA[22] + FUNC_0		DAC3_SYNC		
PB[23] + FUNC_0			DAC0_SYNC	
PB[24] + FUNC_0			DAC1_SYNC	
PB[25] + FUNC_0			DAC2_SYNC	
PB[26] + FUNC_0			DAC3_SYNC	
PC[14] + FUNC_14	DAC0_SYNC			
PC[15] + FUNC_0	DAC1_SYNC			
PC[27] + FUNC_3				DAC0_SYNC
PC[28] + FUNC_0	DAC2_SYNC			DAC1_SYNC
PC[29] + FUNC_0	DAC3_SYNC			DAC2_SYNC
PC[30] + FUNC_0				DAC3_SYNC

### Условия и причина

Всегда.

### Последствия

Для возможности использования внешнего сигнала синхронизации DAC используется больше выводов (2) чем требуется (1).

### Рекомендации и способы обхода

Учитывать при разработке.